

BAB 12

Organisasi Memori Komputer

IF221101 • Informatika • 3 SKS

Capaian Bab Ini

- Fungsi dan karakteristik memori
- Hierarki: register, cache, memori utama, penyimpanan
- Locality, cache hit/miss, hit ratio, miss penalty
- Direct, fully associative, set-associative mapping
- Replacement dan write policy
- RAM, ROM, SRAM, DRAM
- Memori virtual, paging, page fault, TLB
- Kapasitas dan bit alamat

HIERARKI

Hierarki Memori

Paling cepat • kapasitas terkecil

REGISTER

Cepat • salinan blok data

CACHE L1/L2/L3

Program & data aktif

MEMORI UTAMA

Kapasitas besar • lebih lambat

PENYIMPANAN SEKUNDER

Mengapa Cache Efektif?

Jenis Locality	Makna	Contoh
Temporal	Data yang baru dipakai cenderung dipakai lagi	Loop mengakses variabel berulang
Spatial	Data dekat dengan yang dipakai cenderung ikut dipakai	Traversal array berurutan
Cache line	Blok data berdekatan dimuat bersama	Manfaatkan spatial locality

Cache menyimpan salinan blok dari memori lebih besar untuk mengurangi waktu akses rata-rata.

Cache Hit, Miss, dan AMAT

Konsep	Makna	Contoh
Cache hit	Data ditemukan di cache	920 dari 1.000 akses
Cache miss	Data harus diambil dari tingkat lain	80 dari 1.000 akses
Hit ratio	$\text{Hit} \div \text{total akses}$	$920/1.000 = 0,92$
Miss rate	$\text{Miss} \div \text{total akses}$	0,08
AMAT	Rata-rata waktu akses	$\text{Hit time} + \text{miss rate} \times \text{penalty}$

Menurunkan miss rate atau miss penalty menurunkan AMAT.

Pemetaan Cache

Pendekatan	Karakteristik	Trade-off
Direct mapping	Satu blok → satu lokasi cache	Sederhana, conflict miss lebih mungkin
Fully associative	Blok dapat di lokasi mana saja	Fleksibel, hardware pencarian kompleks
Set-associative	Satu set, beberapa line pilihan	Kompromi fleksibilitas dan kompleksitas

Alamat dan Kapasitas Memori

Jika alamat memiliki n bit, jumlah lokasi = 2^n . Kapasitas total = jumlah lokasi $\times$ ukuran unit yang dialamatkan.

Contoh: 12 bit alamat, 1 byte/lokasi $\rightarrow 2^{12} = 4.096$ lokasi = 4.096 byte.

Ukuran unit penting: 1 alamat/byte berbeda dari 1 alamat/word.

SRAM, DRAM, dan Penyimpanan

Teknologi	Peran Konseptual	Ciri
SRAM	Cache	Cepat, tidak perlu refresh seperti DRAM
DRAM	Memori utama	Kapasitas lebih besar, perlu refresh
RAM	Penyimpanan kerja aktif	Data dapat berubah saat operasi
ROM	Penyimpanan instruksi tetap	Isi relatif tidak mudah berubah
Sekunder	Data jangka panjang	Kapasitas besar, jauh dari CPU

Paging, Frame, dan Page Fault



Page tidak di memori fisik → page fault → ambil dari storage bawah → perbarui mapping.

Translation Lookaside Buffer

TLB menyimpan translasi alamat yang baru atau sering digunakan agar CPU tidak perlu mencari penuh pada page table setiap kali akses.

Kondisi	Dampak
TLB hit	Translasi cepat, akses berlanjut
TLB miss	Perlu translasi lanjutan melalui struktur mapping
Tujuan	Dekat dengan jalur akses CPU, memanfaatkan locality

Analisis Cache Hit/Miss

1.000 akses memori, 920 ditemukan di cache.

Indikator	Perhitungan	Hasil
Hit ratio	$920 \div 1.000$	0,92
Miss rate	$80 \div 1.000$	0,08
Analisis	Turunkan miss rate/penalty	AMAT turun

Hit ratio tinggi membantu kinerja, tetapi miss penalty tetap menentukan biaya rata-rata.

Sensor dan Format Memori

Pilih fixed-point atau floating-point untuk nilai sensor suhu dengan bagian integer dan pecahan.

Pertimbangan	Fixed-point	Floating-point
Rentang	Ditetapkan pembagian bit	Lebih luas
Ketelitian	Prediktif	Pembulatan mungkin terjadi
Kebutuhan	Efisien, format tetap	Nilai sangat besar/kecil

Tugas dan Proyek Mini

- Diagram hierarki register → cache → memori → storage
- Bandingkan kapasitas, kecepatan, biaya per level
- Contoh temporal dan spatial locality
- Simulasi direct vs set-associative mapping
- Hitung AMAT beberapa skenario
- Hitung kapasitas dari bit alamat

Proyek: Memory Hierarchy and Cache Simulator.

Poin Utama Bab 12

- Hierarki memori menyeimbangkan kecepatan, kapasitas, biaya
- Register paling dekat CPU; storage paling jauh
- Cache memanfaatkan temporal & spatial locality
- Hit/miss, hit ratio, miss rate, miss penalty memengaruhi AMAT
- Mapping: direct, fully associative, set-associative
- RAM, ROM, SRAM, DRAM punya peran berbeda

SELANJUTNYA: BAB 13: Input/Output dan Sistem Bus

- Jumlah bit alamat menentukan jumlah lokasi

Daftar Pustaka

- Patterson, D. A., & Hennessy, J. L. Computer Organization and Design. Morgan Kaufmann.
- Stallings, W. Computer Organization and Architecture. Pearson.
- Hennessy, J. L., & Patterson, D. A. Computer Architecture: A Quantitative Approach. Morgan Kaufmann.
- Mano, M. Computer System Architecture. Pearson.
- Null, L., & Lobur, J. The Essentials of Computer Organization and Architecture. Jones & Bartlett Learning.
- RPS Arsitektur Komputer IF221101.