

# BAB 8

Rangkaian Kombinasional dan Rangkaian Sekuensial dalam Sistem Digital

IF221101 • Informatika • 3 SKS

# Capaian Bab Ini

- Kombinasional vs sekuensial
- Multiplexer, demultiplexer, encoder, decoder
- Half adder dan full adder
- State, latch, flip-flop SR/JK/D/T
- Register dan shift register
- Counter sinkron/asinkron
- Finite State Machine (FSM)

# Kombinational vs Sekuensial

| Jenis         | Output bergantung pada   | Contoh                            |
|---------------|--------------------------|-----------------------------------|
| Kombinational | Input saat ini, $Y=f(X)$ | Adder, MUX, decoder, comparator   |
| Sekuensial    | Input + state sebelumnya | Flip-flop, register, counter, FSM |

**Sekuensial memperluas logika dengan kemampuan menyimpan keadaan.**

# Half Adder dan Full Adder

| Rangkaian  | Input     | Output     | Rumus                      |
|------------|-----------|------------|----------------------------|
| Half Adder | A, B      | Sum, Carry | Sum=A XOR B; Carry=A AND B |
| Full Adder | A, B, Cin | Sum, Cout  | Kombinasi half adder + OR  |

**Adder = blok dasar untuk membangun unit aritmetika digital.**

# MUX dan DEMUX

| Komponen | Fungsi                                  | Contoh                |
|----------|-----------------------------------------|-----------------------|
| MUX      | Pilih 1 dari banyak input → 1 output    | Pemilihan jalur data  |
| DEMUX    | 1 input → salah satu dari banyak output | Distribusi jalur data |
| MUX 4:1  | 4 input, 2 bit seleksi                  | I0, I1, I2, atau I3   |

Sinyal seleksi menentukan jalur mana yang aktif.

# Encoder dan Decoder

| Komponen    | Arah Transformasi     | Fungsi                             |
|-------------|-----------------------|------------------------------------|
| Encoder 4:2 | 4 input → 2 bit kode  | Meringkas jalur aktif menjadi kode |
| Decoder 2:4 | 2 bit kode → 4 output | Aktivasi output tertentu           |
| Contoh      | Kode alamat → jalur   | Seleksi dan pengalamatan           |

**Encoder memadatkan informasi; decoder memetakan kode ke jalur.**

# Clock, Latch, dan Flip-Flop

Clock menjadi acuan sinkronisasi. Latch mempertahankan keadaan pada kondisi kontrol tertentu. Flip-flop menyimpan satu bit dan dipicu oleh event clock.

| Elemen    | Peran                                   |
|-----------|-----------------------------------------|
| Latch     | Penyimpan keadaan level-sensitive       |
| Flip-Flop | Penyimpan 1 bit, umumnya edge-triggered |
| Clock     | Acuan perubahan state                   |

# SR, JK, D, dan T

| Jenis | Perilaku utama                             | Kegunaan              |
|-------|--------------------------------------------|-----------------------|
| SR    | Set=1, Reset=0; kombinasi tertentu invalid | Penyimpanan dasar     |
| JK    | $J=K=1 \rightarrow \text{toggle}$          | Mengatasi invalid SR  |
| D     | Q berikutnya mengikuti D saat clock        | Register/data storage |
| T     | $T=0$ hold, $T=1$ toggle                   | Counter               |

# Register dan Shift Register

Register = kumpulan elemen penyimpan untuk sejumlah bit. Register 4-bit dapat menyimpan 1011 dan mempertahankannya sampai ada operasi perubahan.

| Jenis            | Fungsi                                   |
|------------------|------------------------------------------|
| Register paralel | Load beberapa bit sekaligus              |
| Shift register   | Geser data antar posisi                  |
| Peran CPU        | Data sementara, alamat, instruksi, hasil |

# Counter dan Urutan State

Counter adalah rangkaian sekuensial yang melewati urutan state tertentu. Counter biner 2-bit:  $00 \rightarrow 01 \rightarrow 10 \rightarrow 11 \rightarrow 00$ .

| Tipe     | Karakteristik                            |
|----------|------------------------------------------|
| Sinkron  | Semua elemen memakai clock bersama       |
| Asinkron | Perubahan merambat dari elemen ke elemen |
| Kegunaan | Pencacahan, urutan, pembangkitan state   |

# Finite State Machine

FSM memodelkan sistem dengan sejumlah state terbatas dan aturan perpindahan berdasarkan input. Menjadi jembatan antara rangkaian sekuensial dan pengendali digital.

| Elemen     | Peran                       |
|------------|-----------------------------|
| State      | Kondisi sistem saat ini     |
| Input      | Pemicu atau informasi masuk |
| Transition | Aturan perpindahan state    |

**FSM = state + input + aturan transisi.**

## Pemilih Data 4-ke-1

Unit memilih satu keluaran dari empat sumber I0-I3 menggunakan dua bit seleksi S1 dan S0.

| S1 | S0 | Output |
|----|----|--------|
| 0  | 0  | I0     |
| 0  | 1  | I1     |
| 1  | 0  | I2     |

**MUX mengubah kombinasi seleksi menjadi satu jalur data aktif.**

# Counter Parkir Sederhana

Sistem menghitung kendaraan. Saat masuk, state bertambah; saat keluar, state berkurang sesuai rancangan.

| Event           | Perubahan State              |
|-----------------|------------------------------|
| Masuk           | $COUNT \leftarrow COUNT + 1$ |
| Keluar          | $COUNT \leftarrow COUNT - 1$ |
| Batas kapasitas | Tolak masuk / beri alarm     |
| Clock           | Sinkronkan perubahan state   |

# Tugas dan Proyek Mini

- Tabel kebenaran full adder dan carry-out
- Rancang tabel pemilihan MUX 4:1
- Bandingkan encoder 4:2 dan decoder 2:4
- Analisis SR, JK, D, T flip-flop
- Simulasi register 4-bit load/hold
- Susun counter modulo-5

**Proyek: Simulator Rangkaian Kombinasional dan Sekuensial.**

## Poin Utama Bab 8

- Kombinasional bergantung input saat ini; sekuensial menyimpan state
- Adder, MUX, DEMUX, encoder, decoder, comparator = kombinasional
- Clock sinkronkan rangkaian sekuensial
- Flip-flop simpan 1 bit; register simpan sekumpulan bit
- Shift register geser data; counter menghasilkan urutan state
- FSM memodelkan state, input, dan transisi

**SELANJUTNYA: BAB 9: Memori dan Hierarki Penyimpanan**

# Daftar Pustaka

- Mano, M. M., & Ciletti, M. M. Digital Design. Pearson.
- Wakerly, J. F. Digital Design: Principles and Practices. Pearson.
- Harris, D. M., & Harris, S. L. Digital Design and Computer Architecture. Morgan Kaufmann.
- Englander, I., & Wong, W. The Architecture of Computer Hardware, Systems Software, and Networking. Wiley.
- Heuring, V. P., & Murdocca, M. J. Principles of Computer Architecture.
- RPS Arsitektur Komputer IF221101.